

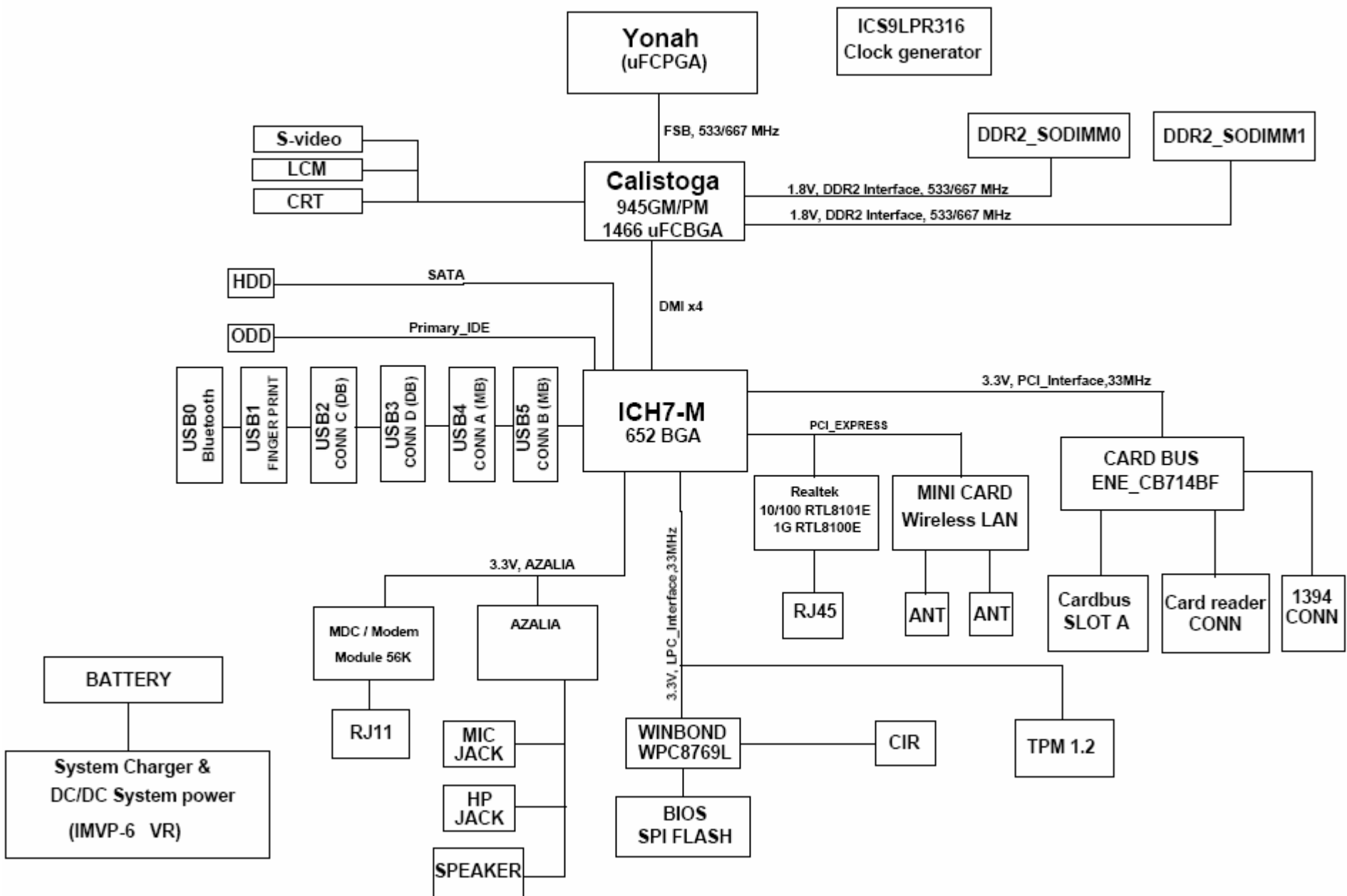
SanAntonio10

硬體線路說明

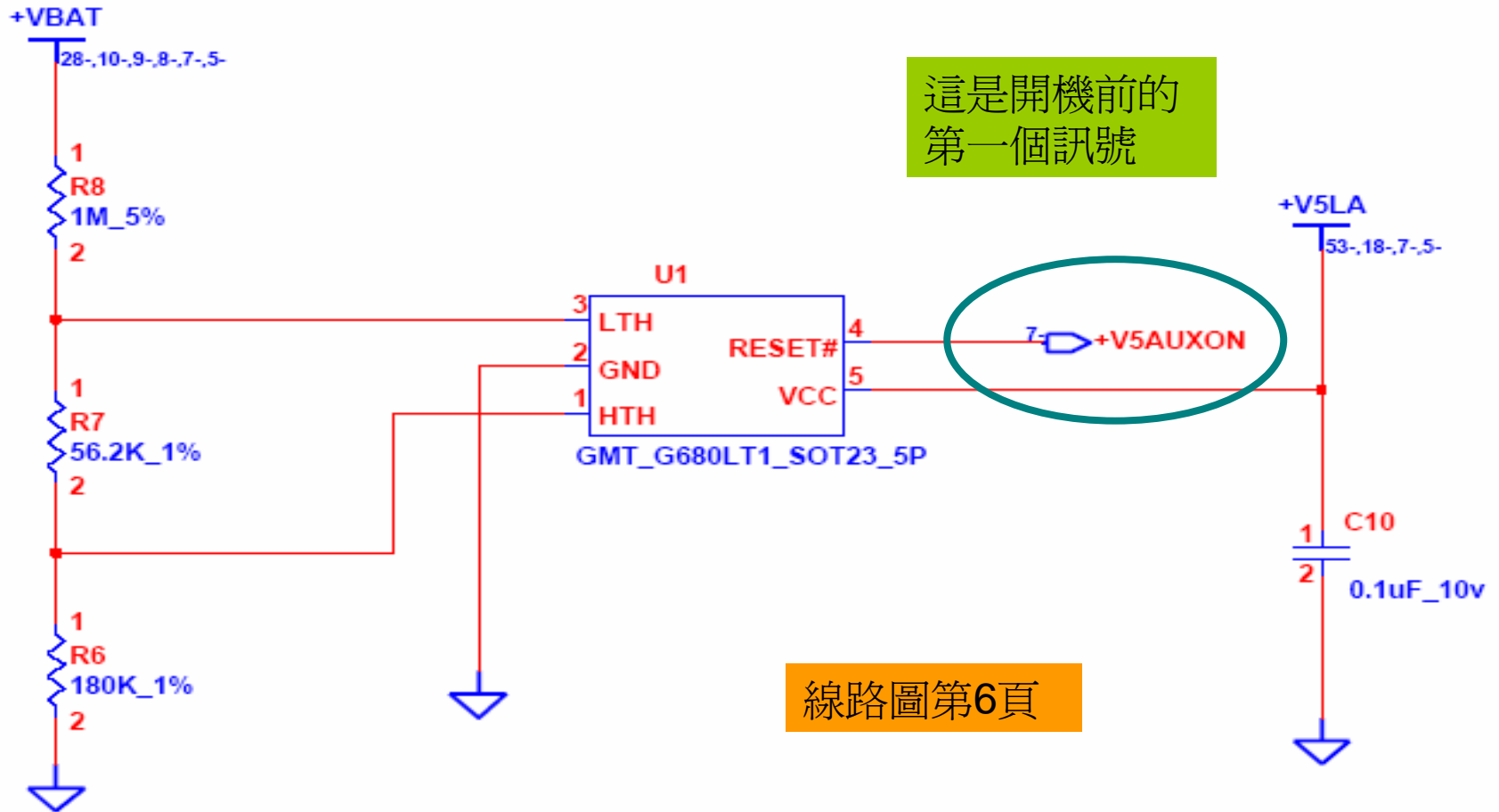
2005/12/27 RDEE2 製作發行

1. 方塊圖

2. 開機時序圖

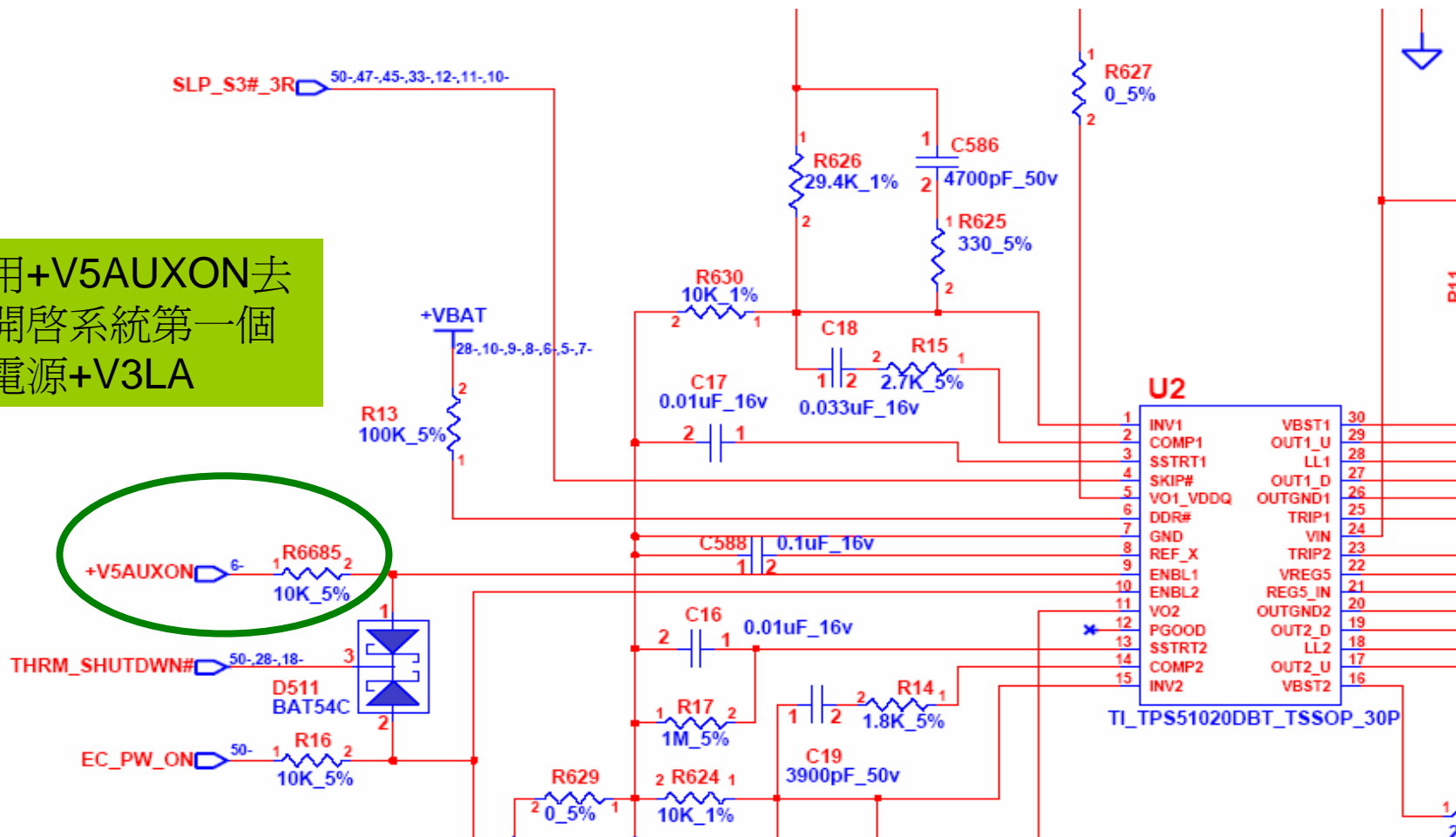


RESET IC

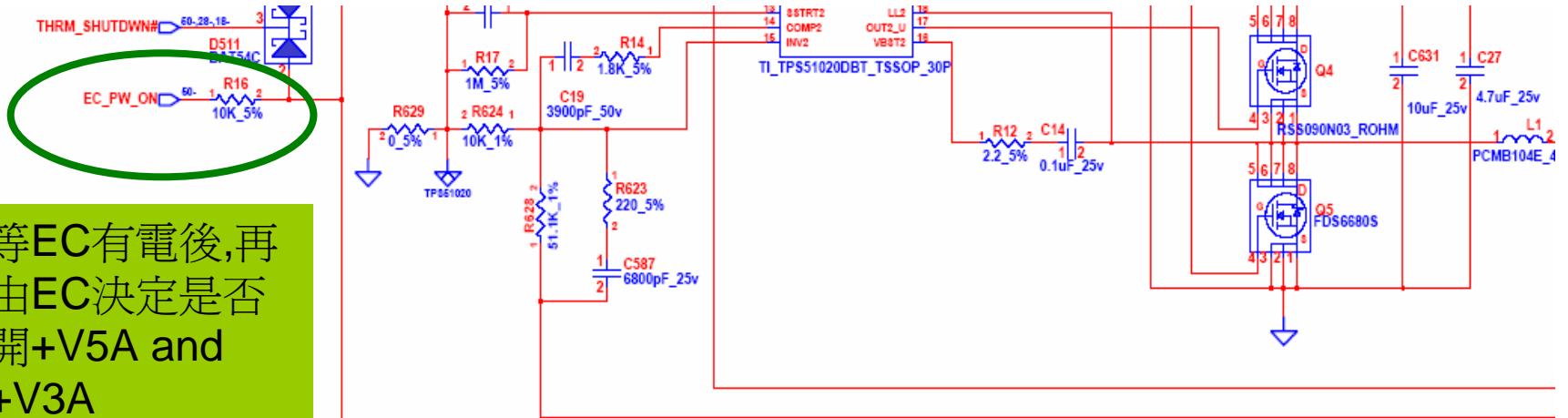


+V3LA

用+V5AUXON去
開啓系統第一個
電源+V3LA

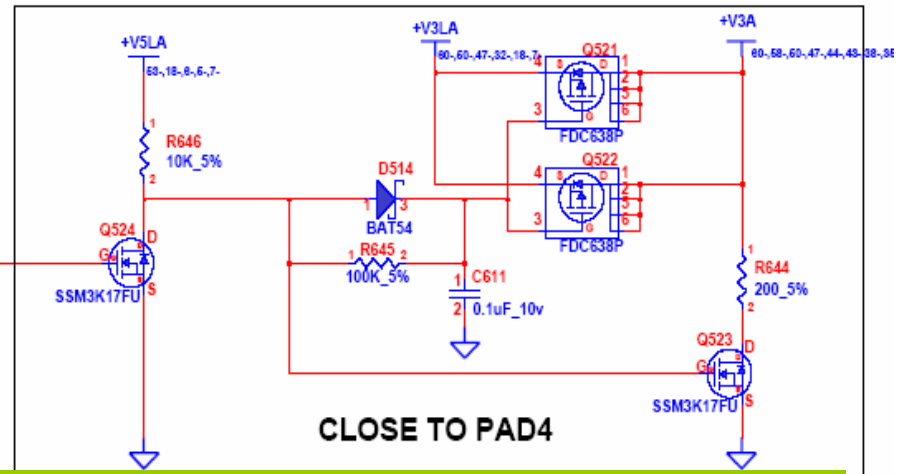


+V5A +V3A



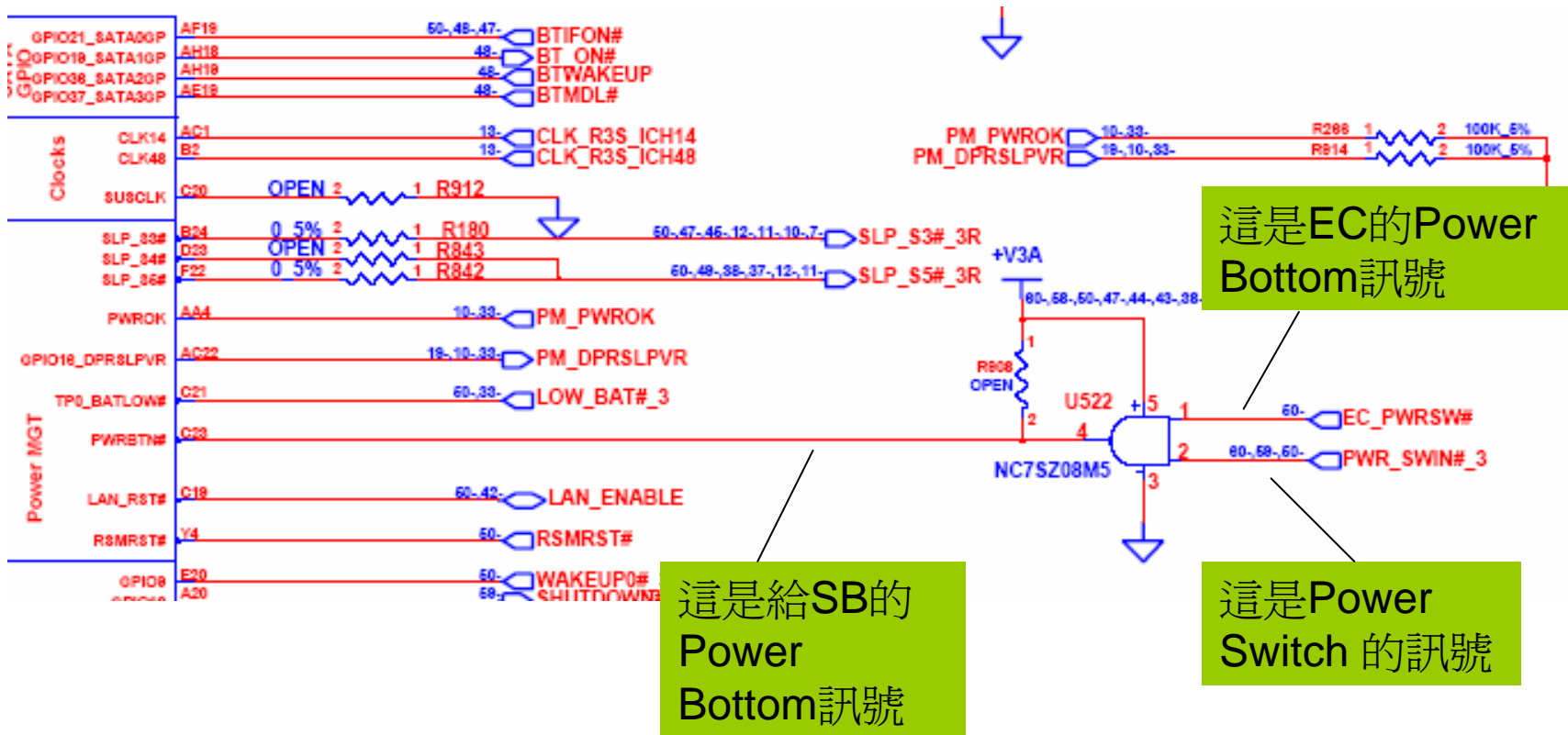
等EC有電後,再由EC決定是否開+V5A and +V3A

線路圖第7頁

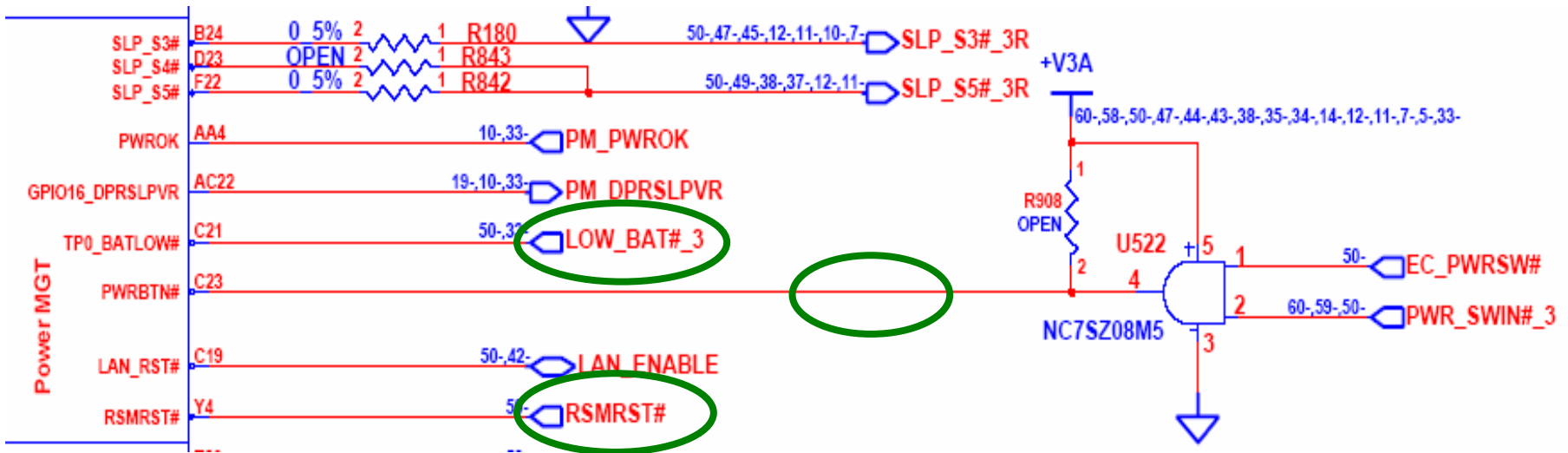


也就是說DC mode要等user按power Bottom才會將+V5A,+V3A打開
AC mode EC會自動將 +V5A, +V3A always 的電打開

按Power Switch要開機了



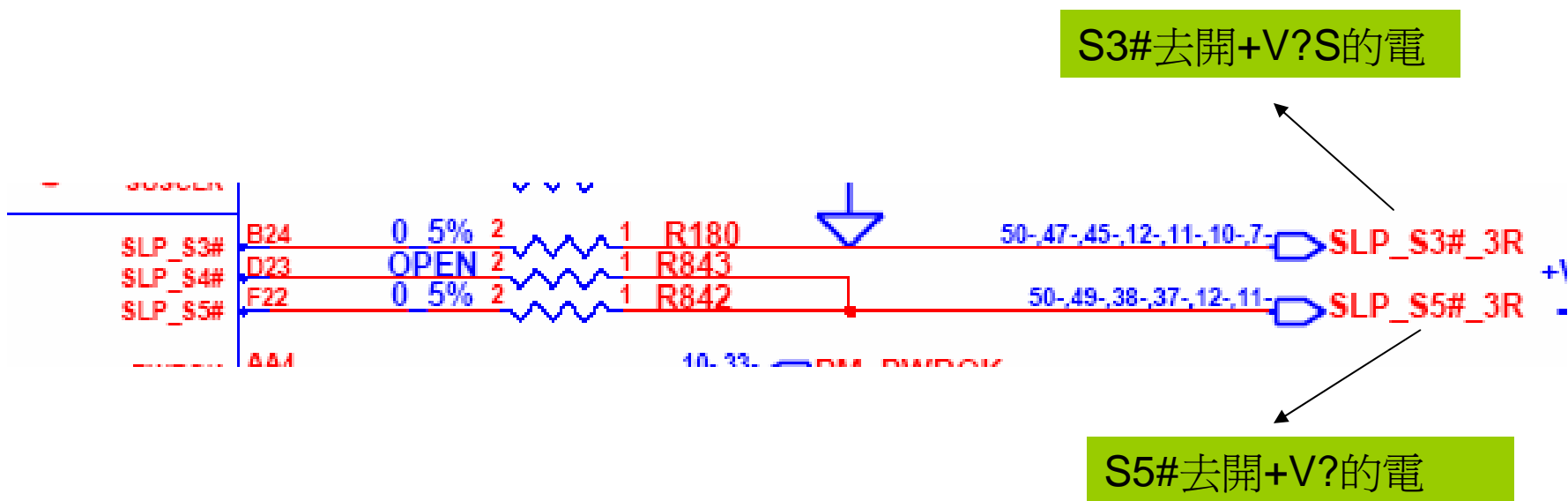
南橋要開電前的必要條件



要LOW_BAT#,RSMRST# 拉高電位

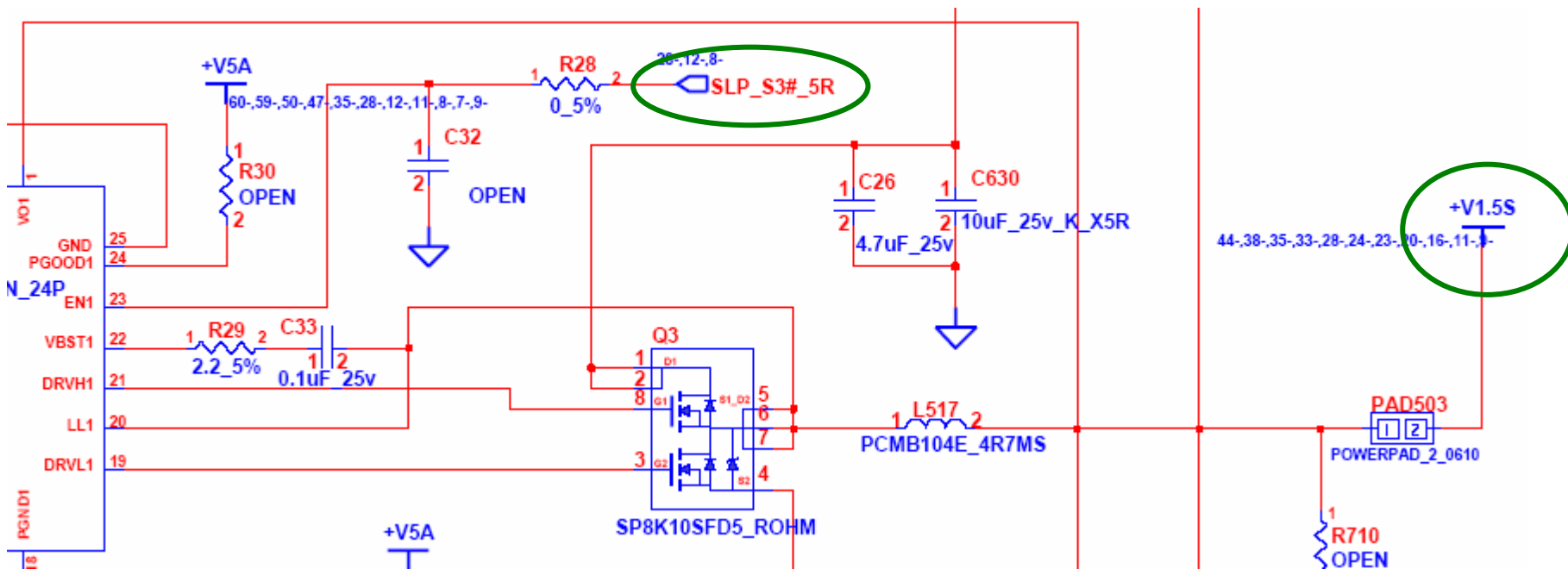
PWRBTN# 拉低電位

南橋會送出S3#,S5#的訊號去開啓系統 +V? +V?S 的電源

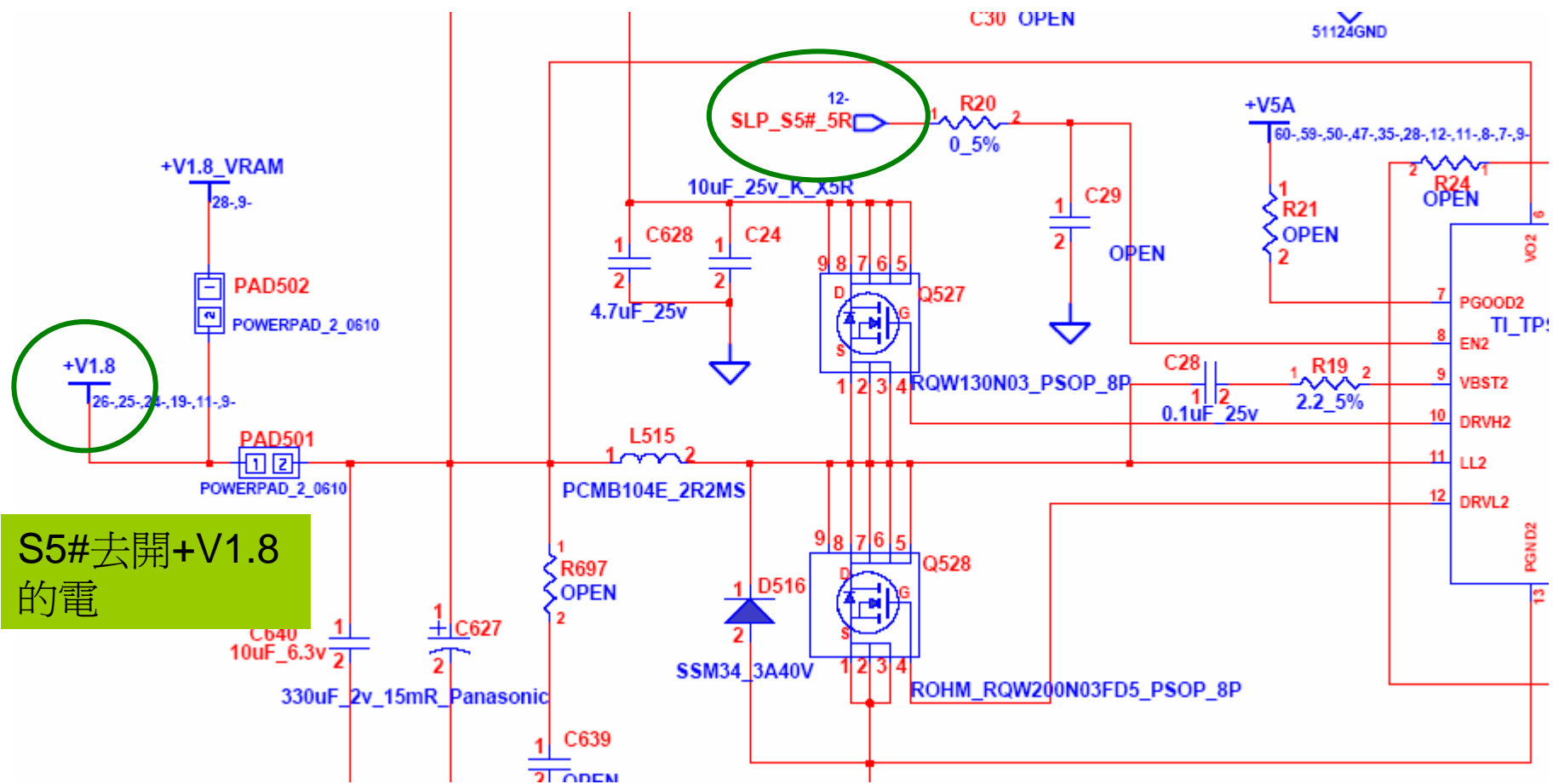


南橋會送出S3#的訊號去開啓系統 +V1.5S 的電源

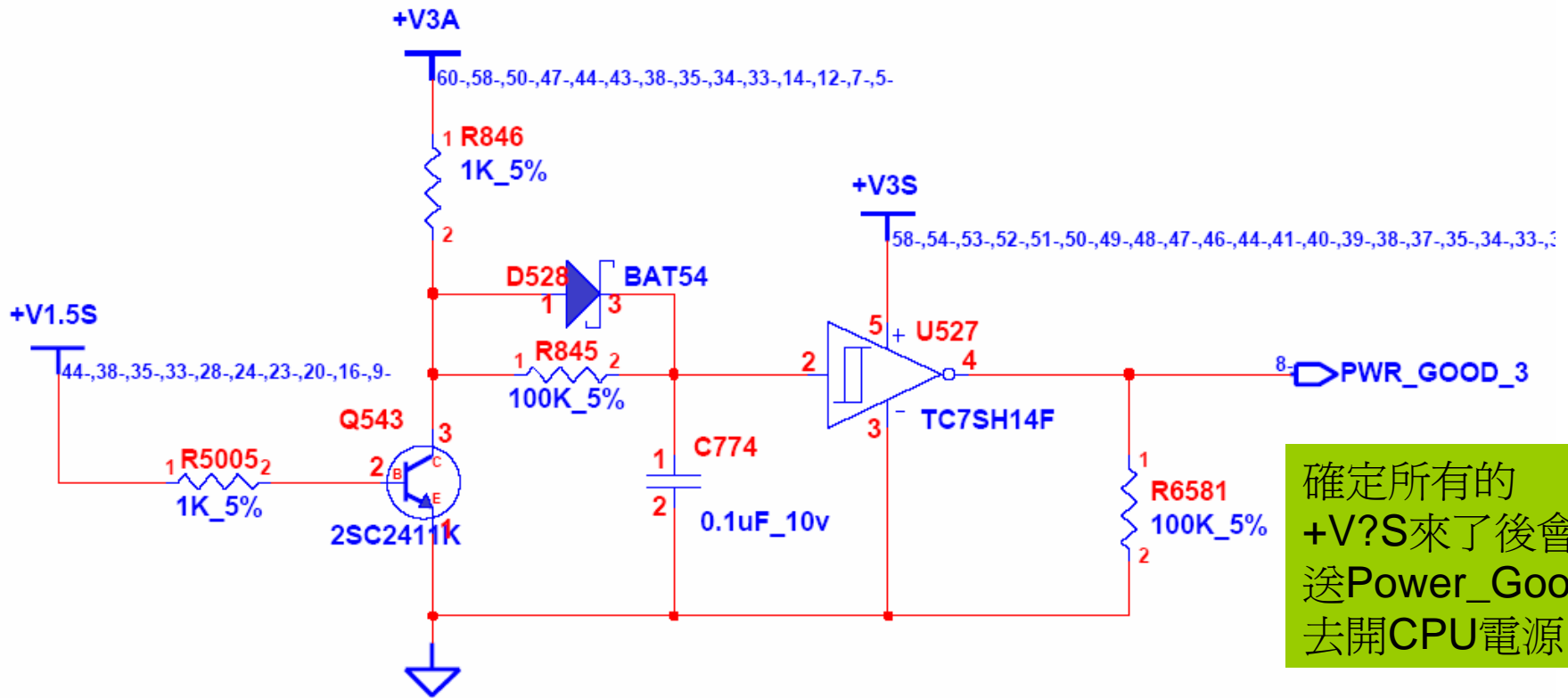
S3#去開+V1.5S的電



南橋會送出S5#的訊號去開啓 系統 +V1.8 的電源

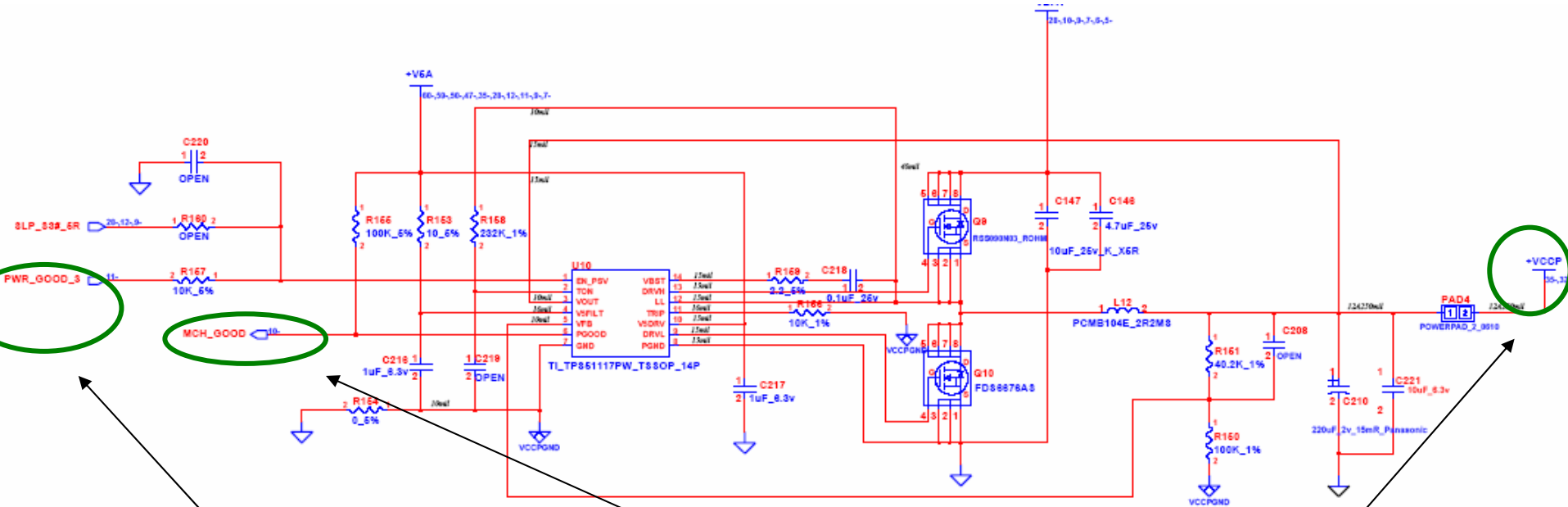


Power_Good訊號的產生



確定所有的
+V?S來了後會
送Power_Good
去開CPU電源

開啓+VCCP電源和 MCH_GOOD的產生



用PWR_GOOD開啓
+VCCP

當+VCCP產生後,會送出一個
MCH_GOOD的訊號去開啓
+VCC_CORE

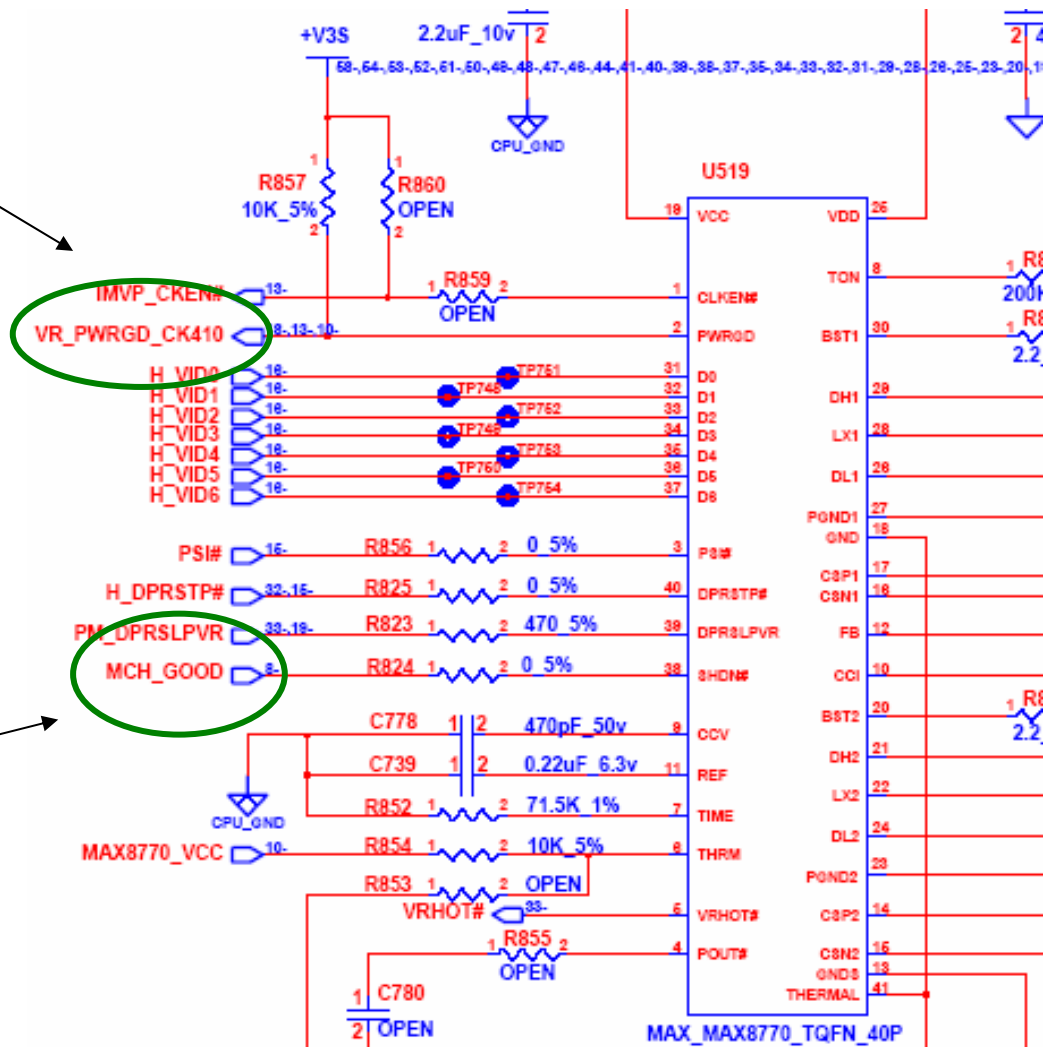
線路圖第8頁

開啓+VCC_CORE電源和 VR_PWRGD_CK410的產生

當+VCC_CORE產生後,會
送出一個
VR_PWRGD_CK410的訊
號去開啓CLOCK和送power
good給南橋

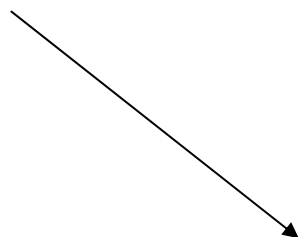
用MCH_GOOD訊號
開啓+VCC_CORE

線路圖第10頁

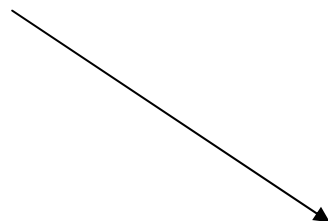


每一個IC和系統的開機順序

電源

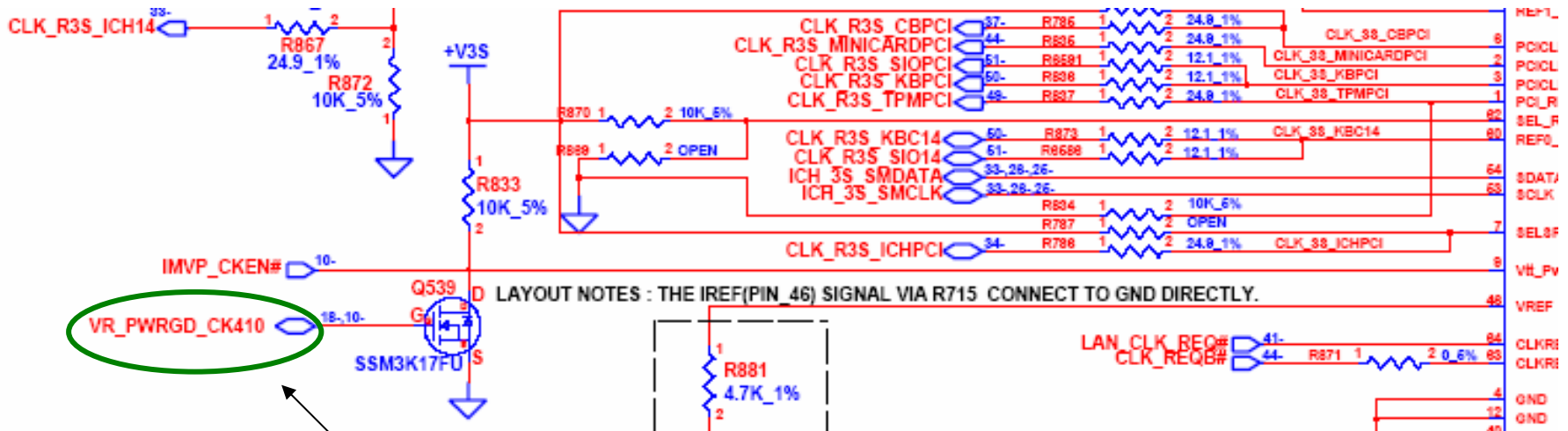


CLOCK



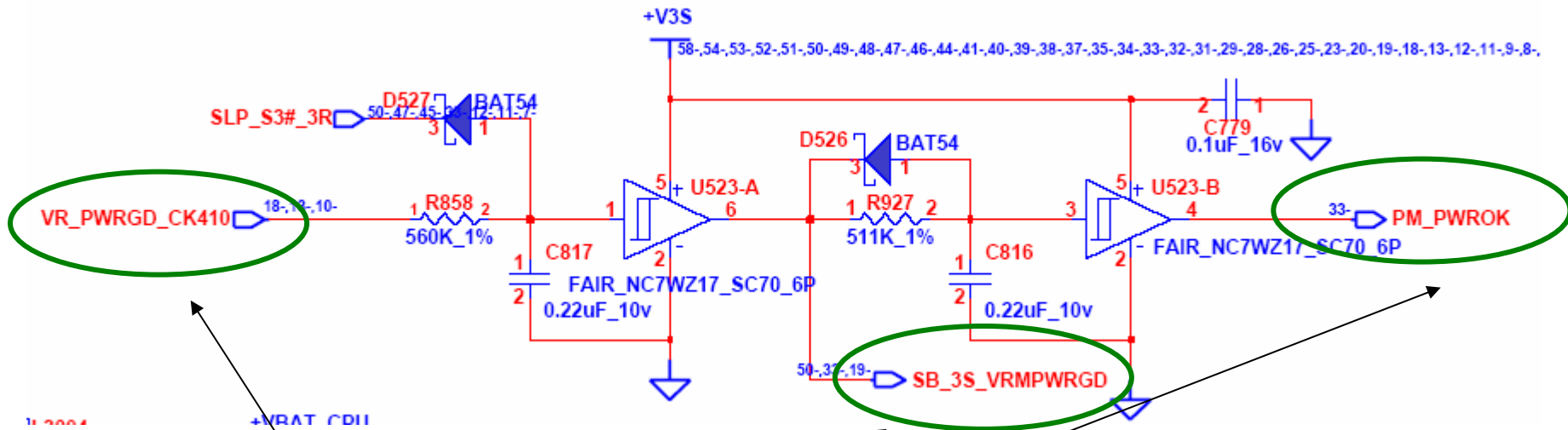
**Power Good
(Reset)**

CLOCK的產生



用VR_PWRGD_CK410
開啟CLOCK

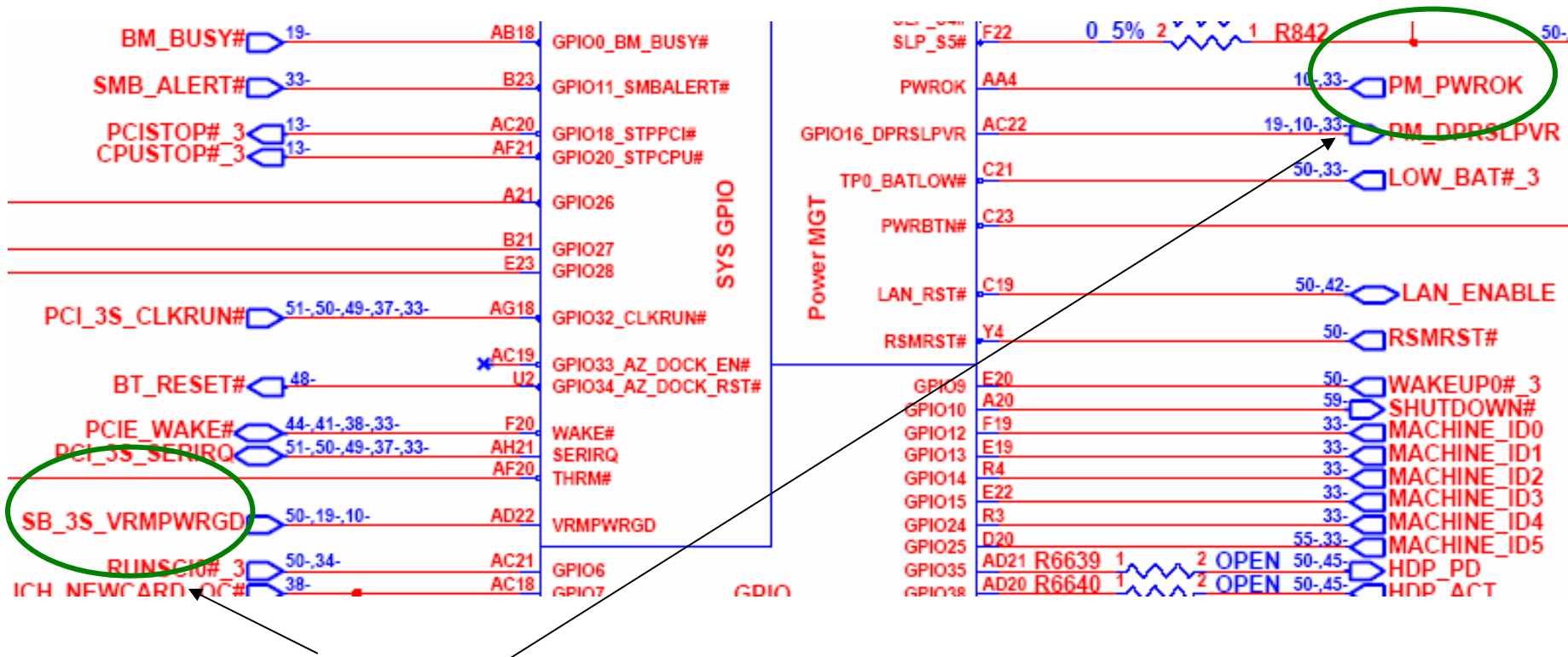
南橋power good的產生



用VR_PWRGD_CK410
經delay線路產生power
good訊號給南橋

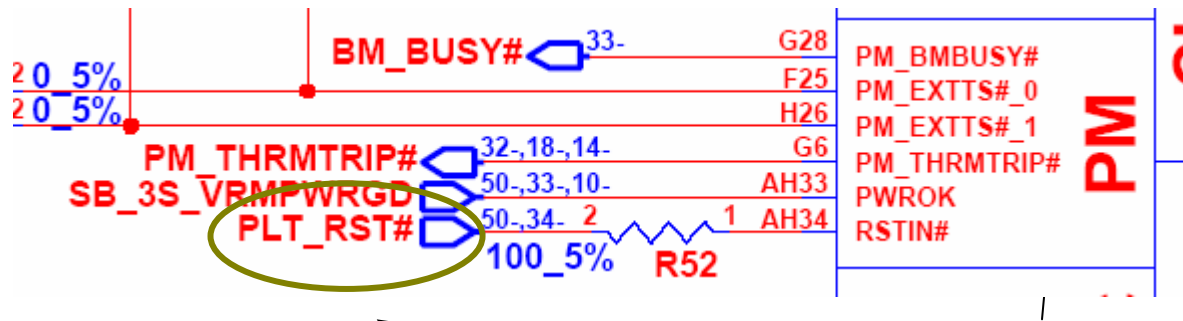
線路圖第13頁

南橋Power Good的來源



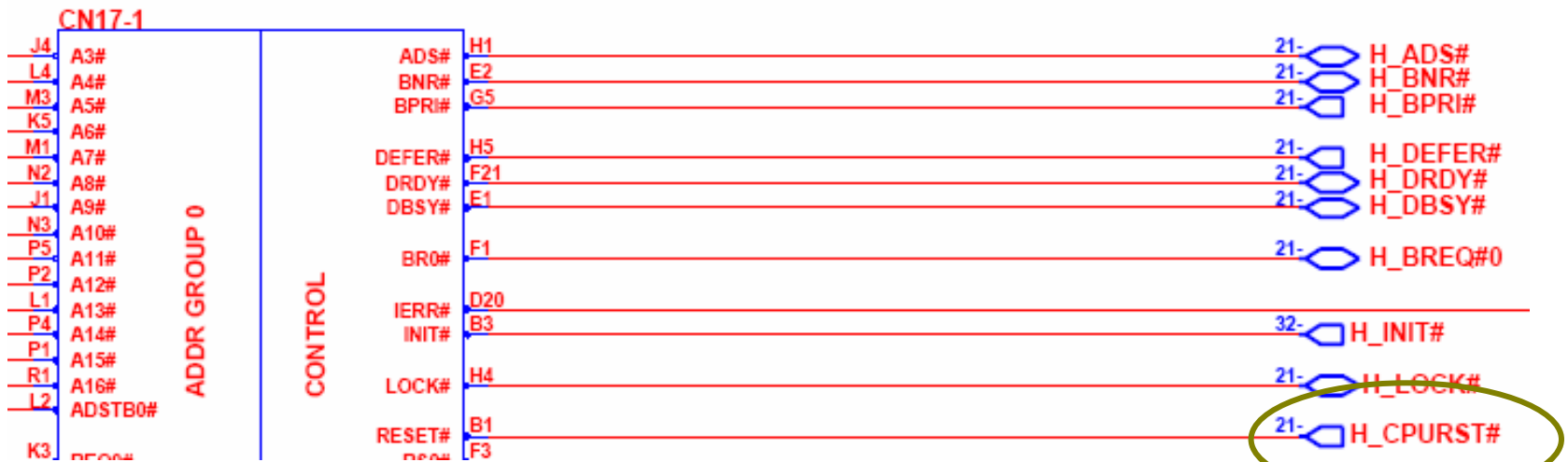
南橋收到這兩個power good 訊號後,會reset內部的邏輯線路

RESET北橋



南橋會送PLT_RST#
來Reset北橋

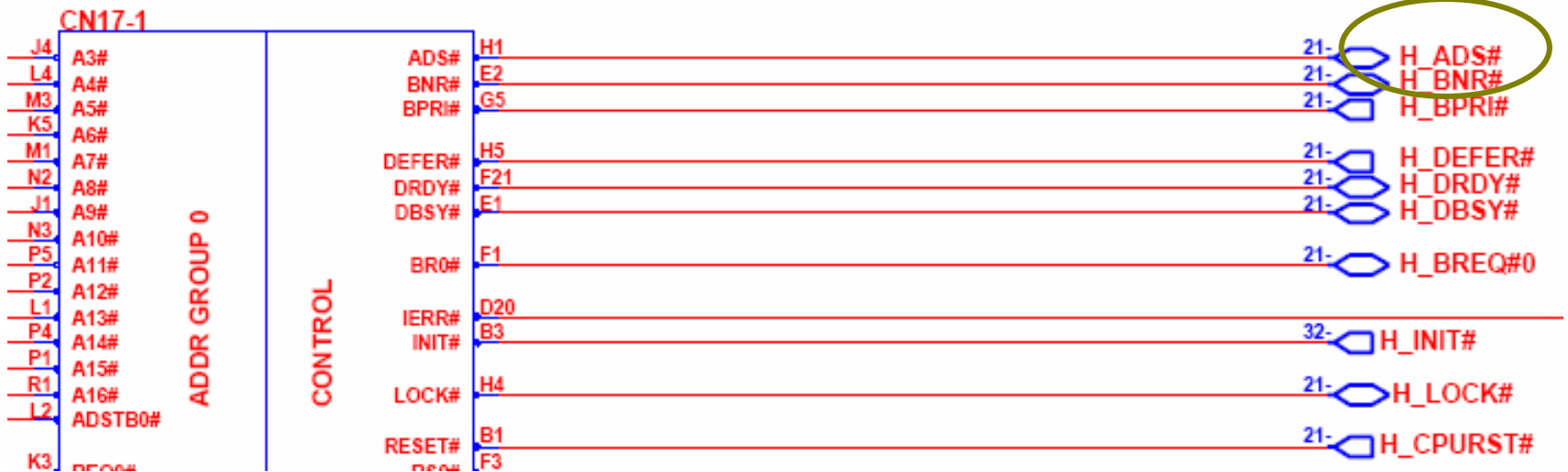
RESET CPU



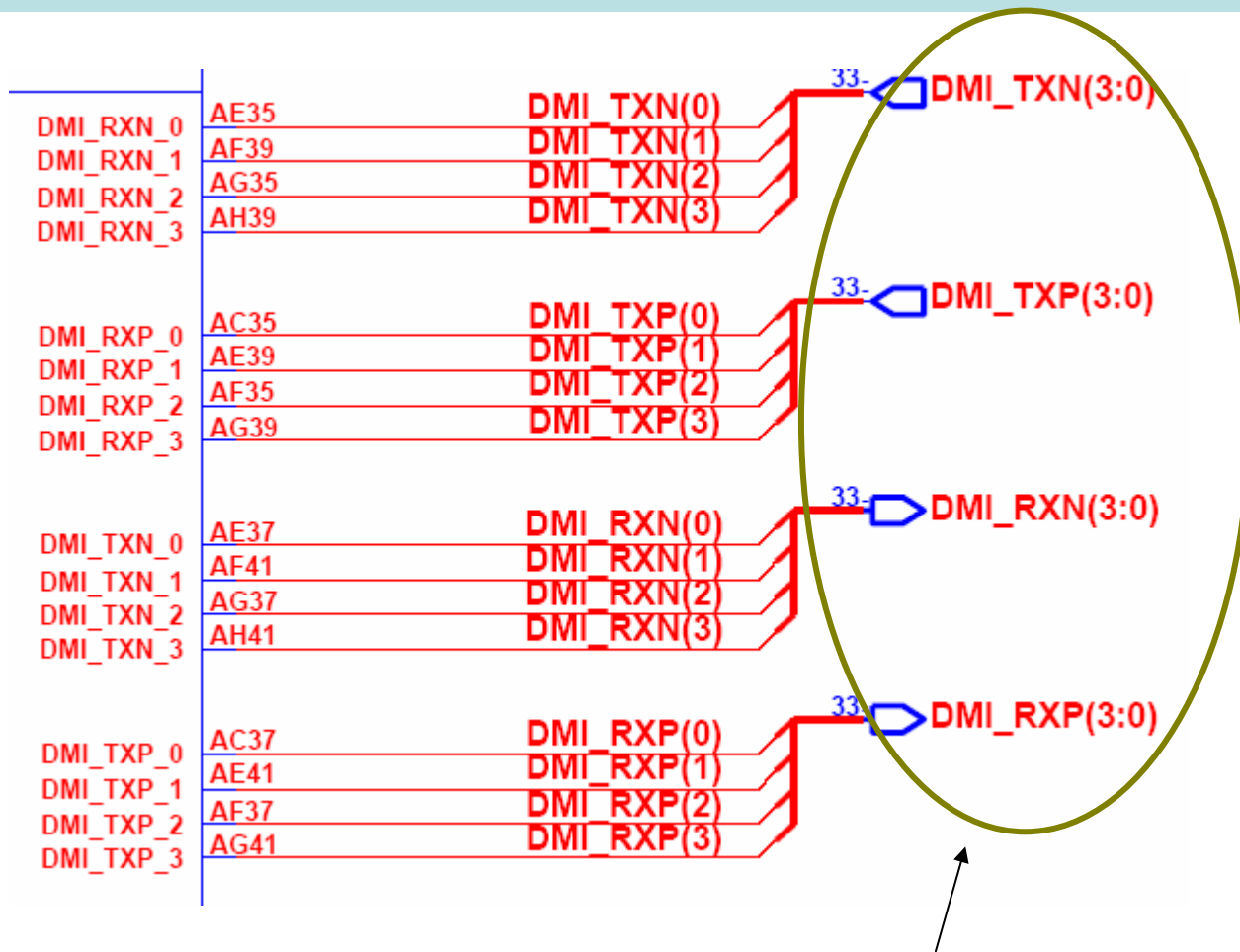
北橋會送出CPURST#
訊號去Reset CPU

PSB BUS 的第一個訊號

ADS# 是 RESET CPU 後的第一個系統訊號去和北橋溝通



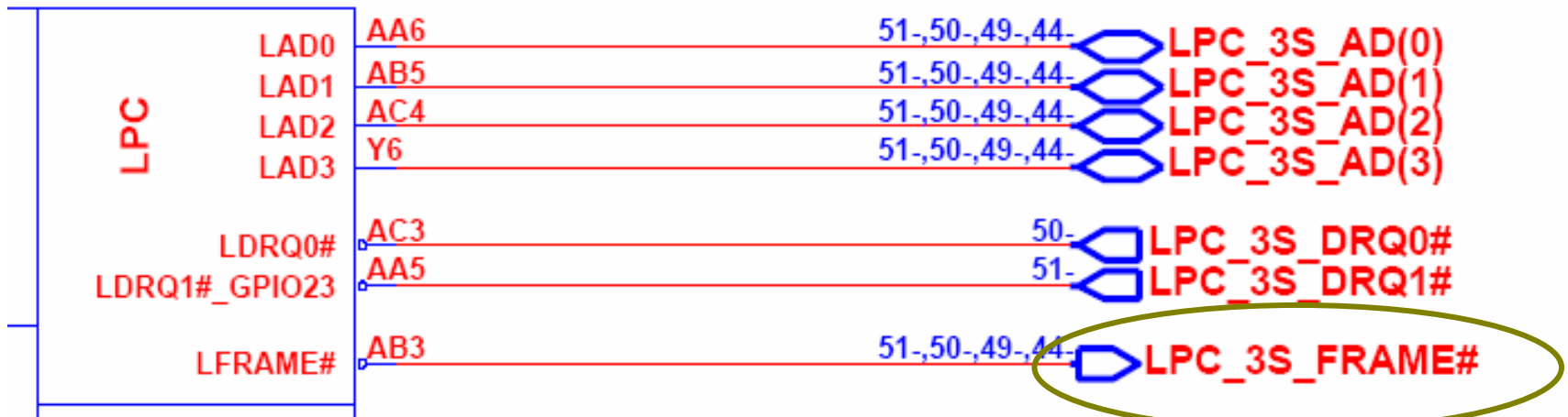
DMI 的第一個訊號



線路圖第19頁

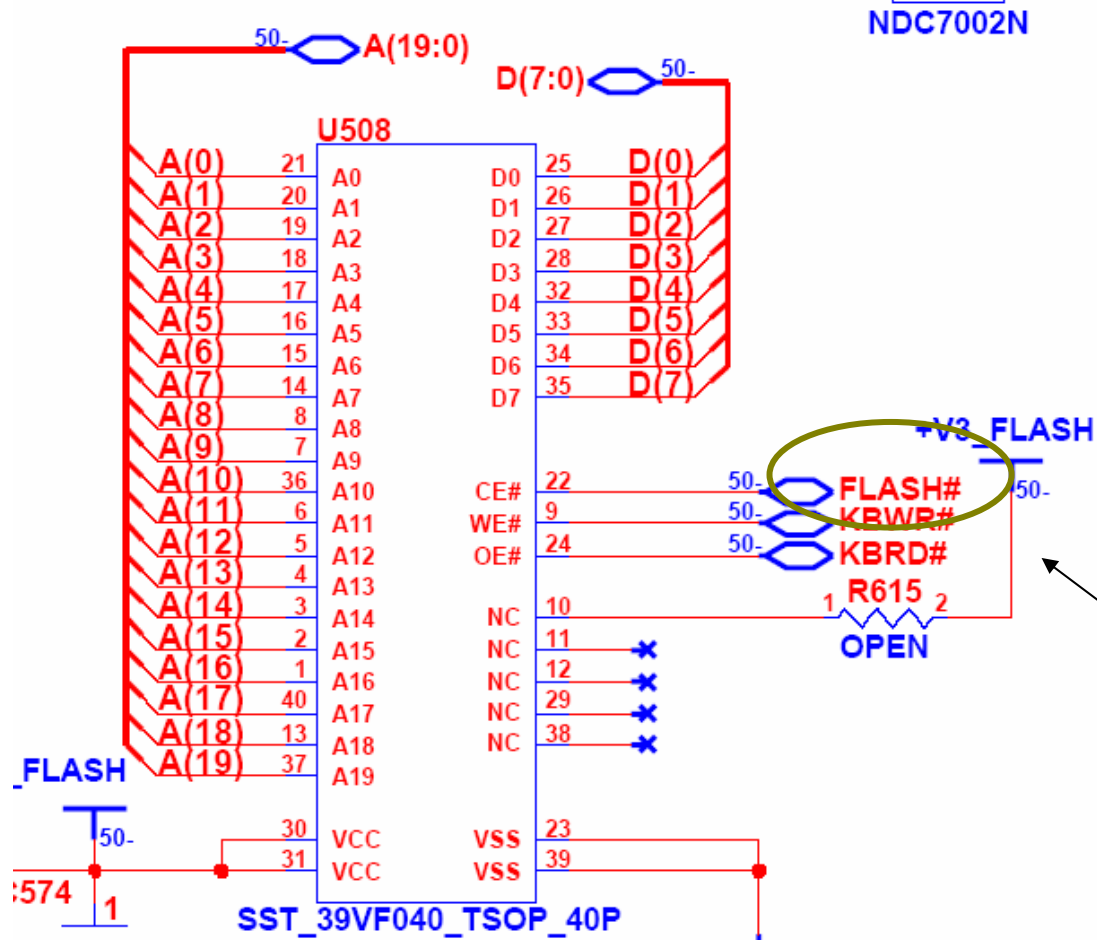
這是北橋和南橋間的溝通訊號

LPC 的第一個訊號



量測FRAME#看
LPC是否有動作

系統讀FLASH ROM 的第一個訊號



量測FLASH看
系統是否有解到
FLASH ROM的
第一個位址

- 希望這份資料對各位有幫助
- 如果有問題請電郵
- 邱文揮 chiou.bryan@inventec.com
- 謝浩泰 hsieh.jerry@inventec.com
- 王寶慶 wang.bow@inventec.com
- 蔡國良 tsai.ticky@inventec.com